

(19)

JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03155365 A**(43) Date of publication of application: **03.07.91**

(51) Int. Cl.

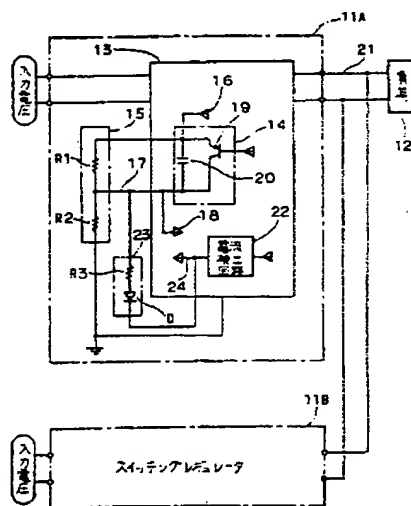
**H02M 3/00****H02J 1/10****H02M 1/16**(21) Application number: **01292487**(71) Applicant: **NEC CORP NEC IBARAKI LTD**(22) Date of filing: **13.11.89**(72) Inventor: **TAKAMURA AKISUKE  
YAMANAKA TAKAYUKI**(54) **POWER SUPPLY**

## (57) Abstract:

**PURPOSE:** To prevent overcurrent at the time of start-up by providing a circuit, for detecting the output current and correcting the fluctuation at the time of start-up, for each of a plurality of switching regulators to be operated in parallel.

**CONSTITUTION:** Output current from a stabilizing control circuit 13 for switching regulators 11A, 11B, to which a plurality (two in the Figure) of outputs are connected in parallel, is detected 22 thus producing a correcting output voltage 24 proportional to the output current. When the correcting voltage 24 is lower than an output voltage 17 at a branch point, obtained by dividing a reference voltage 16 by means of resistors  $R_1$ ,  $R_2$  a current correcting circuit 23 functions. The branch point output voltage 17 rises with a time constant determined by the resistors  $R_1$ ,  $R_2$ ,  $R_3$  and the output impedance of a diode D and the current detecting circuit 22. When the output current rises to a prescribed range, the diode D is reversely biased to stop function of the current correcting circuit 23 thus fixing the branch point output voltage 17. By such arrangement, irregularity of start-up time is suppressed resulting in prevention of overcurrent at the time of start-up.

COPYRIGHT: (C)1991,JPO&amp;Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平3-155365

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)7月3日

H 02 M 3/00  
H 02 J 1/10  
H 02 M 1/16  
3/00

B 7829-5H  
8834-5G  
8325-5H  
W 7829-5H

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 電源回路

⑯ 特 願 平1-292487

⑰ 出 願 平1(1989)11月13日

⑱ 発 明 者 高 村 晶 資 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑲ 発 明 者 山 中 隆 行 茨城県真壁郡関城町関館字大茶367-2 茨城日本電気株式会社内  
⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号  
㉑ 出 願 人 茨城日本電気株式会社 茨城県真壁郡関城町関館字大茶367-2  
㉒ 代 理 人 弁理士 山内 梅雄

## 明 細 書

## 1. 発明の名称

電源回路

## 2. 特許請求の範囲

入力電圧を安定化された直流に変換する安定化制御回路と、基準電圧を分圧する分圧回路と、前記安定化制御回路内に設けられ前記分圧回路の分岐点出力電圧を変化させることにより出力電圧を徐々に立ち上げるスロースタート回路と、前記安定化制御回路に設けられ出力電流の値を検出し補正用電圧として出力する電流検出回路と、前記分岐点出力電圧が前記補正用電圧よりも大きいとき前記出力電流の立ち上がりが早くなるように前記分岐点出力電圧に前記補正用電圧の大きさに応じて補正を加える電流補正回路とを備えた複数のスイッチングレギュレータの出力端子同士を接続して並列運転するようにしたことを特徴とする電源回路。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、入力電圧を安定化された直流に変換する複数のスイッチングレギュレータの出力端子同士を接続して、安定化された直流を負荷に供給する電源回路に関する。

〔従来の技術〕

従来、この種の電源回路としては、例えば第3図に示すようなものがある。この電源回路は2個のスイッチングレギュレータ11A、11Bの出力端子を接続して、これら2個のスイッチングレギュレータ11A、11Bの並列運転にて負荷12に安定化された直流を供給するものである。

スイッチングレギュレータ11A、11Bは同一構成であるので、A系のスイッチングレギュレータ11Aについて説明する。スイッチングレギュレータ11Aは入力電圧を所定の安定化直流にする安定化制御回路13と、負荷12への電源供給の開始をスムーズに行うための安定化制御回路13に内蔵されたスロースタート回路14および分圧回路15を備えている。

分圧回路15は安定化制御回路13の内蔵する

基準電圧16を分圧抵抗 $R_1$ 、 $R_2$ で分圧するものであり、その分圧点出力電圧17は、スロースタート回路14および内部制御部への制御電圧18として入力される。この分圧点出力電圧17を変化させることにより、スイッチングレギュレータ11Aの動作が制御される。すなわち、スイッチングレギュレータ11Aがオフのときは、スロースタート回路14内のトランジスタ19はオンしており、コンデンサ20の両端子はショートされている。従って、分岐点出力電圧17は基準電圧16に保たれているので、内部制御部への制御電圧18は制御範囲を超えており、スイッチングレギュレータ11Aは動作しない。一方、スイッチングレギュレータ11Aを動作させるには、トランジスタ19をオフさせる。そうすると、コンデンサ20は充電され、分圧回路15の分圧点出力電圧17は第4図(a)に示すように、徐々に下がりはじめ、分圧回路15で決められた値に向かっていく。分圧点出力電圧17が時点 $t_1$ で内部制御部の制御範囲に入ると、内部制御部のスイッ

チング素子の導通期間が零から徐々に広がり動作を開始する。そして、第4図(b)に示すように、時点 $t_2$ になってスイッチングレギュレータ11Aの出力電圧21が所定の値になると、通電期間はほぼ一定となる。

#### 〔発明が解決しようとする課題〕

ところが、このようなスイッチングレギュレータ11A、11Bの並列運転においては、2個のスイッチングレギュレータ11A、11Bの出力端子を並列に接続しているため、個々のスイッチングレギュレータ11A、11Bの内部インピーダンスの差やスロースタート時間のバラツキにより、出力電流の立ち上がりにバラツキが生じる。例えば、A系のスイッチングレギュレータ11Aの出力電流が第4図(c)のように早く立ち上がり、B系のスイッチングレギュレータ11Bの出力電流が第4図(d)のように遅く立ち上がる場合には、早いA系はすでに最大供給できるところまで達しているのに、遅いB系は零アンペア付近のままという場合もあった。

このように従来のスロースタート回路には、並列運転の場合、電源の立ち上がりのときに出力電流の立ち上がりの大きさに補正が加えられていないので、出力電流の立ち上がりが早いものは垂下点まで達するか、過電流検出点まで達し、出力電圧の立ち上がり時間が非常に長くなってしまうか、過電流を検出してダウンしてしまうという欠点があった。

#### 〔課題を解決するための手段〕

本発明は、各々のスイッチングレギュレータ内に出力電流の値を検出し、補正用電圧として出力する電流検出回路と、この補正用電圧に基づいて出力電流の立ち上がりのバラツキを補正する電流補正回路を設けたことを特徴とする。

#### 〔作用〕

これにより、複数個接続されたスイッチングレギュレータの出力電流の立ち上がり、出力電流の立ち上がりが遅いものは早く、出力電流の立ち上がり早いものは出力電流が規定値に達すると早く立ち上がらないようにする。

#### 〔実施例〕

次に、本発明の一実施例について、第1図および第2図を参照して説明する。

第1図は本発明の電源回路のブロック図であり、第3図に示した従来例と同一のものには同一符号を付し、その説明は省略する。

本発明では出力電流の値を検出する電流検出回路22と、出力電流の立ち上がりのバラツキを補正する電流補正回路23とが従来のものに追加して設けられている。

電流検出回路22は出力電流の値を検出し、その検出した出力電流値に比例した補正用電圧24を出力するものであり、この補正用電圧24が分岐点出力電圧17より小さいときに電流補正回路23が動作する。すなわち、出力電流値が出力電圧の立ち上がり時には零または小さい値のため、電流検出回路22の補正用電圧24も零または小さい値であり、分岐点出力電圧17よりも小さい。従って、電流補正回路23が動作する。つまり、分圧回路15の分岐点出力電圧17はコンデンサ

20、抵抗 $R_1$ 、 $R_2$ だけで決まる時定数ではなく、電流補正回路23の抵抗 $R_3$ 、ダイオードDおよび電流検出回路22の出力インピーダンスも含めた時定数で立ち下がることとなる。そして、出力電流が規定範囲内まで立ち上がると、ダイオードDは逆バイアスされ、電流補正回路23は動作を停止する。これによって、分岐点出力電圧17は抵抗 $R_1$ 、 $R_2$ で決まる電位に固定される。これにより、スイッチングレギュレータ11A、11B間で出力電流の立ち上がりバラツキがある場合、電流補正回路23の動作により、出力電流の立ち上がり早いものは早くダイオードDが逆バイアスされ、出力電流の立ち上がり遅くなるように補正される。

第2図はその動作を示す特性図である。いま、A系のスイッチングレギュレータ11Aの出力電流の立ち上がり早く、B系のスイッチングレギュレータ11Bの出力電流の立ち上がり遅いとなると、電流補正回路23の動作により、第2図(a)に示すように、スイッチングレギュレ

ータ11Aの分岐点出力電圧17aはスイッチングレギュレータ11Bの出力電圧17bよりも立ち下がり遅くなる。出力電圧は第2図(b)に示すように、A系またはB系のいずれかの分岐点出力電圧17a、17bが制御範囲に入った時点tで立ち上がりを開始する。第2図(c)にA系の出力電流を、第2図(d)にB系出力電流をそれぞれ示す。

#### 〔発明の効果〕

以上説明したように本発明は、並列運転を行う複数個のスイッチングレギュレータ間で、立ち上がり時における出力電流の立ち上がりの値のバラツキが小さくなるように補正することにより、立ち上がりにおける過電流の検出を防ぐことができる。また、垂下方式の並列運転において、立ち上がり時に垂下点に入ってしまうことによる電圧の立ち上がり時間が異常に長くなることを防止する効果がある。

#### 4. 図面の簡単な説明

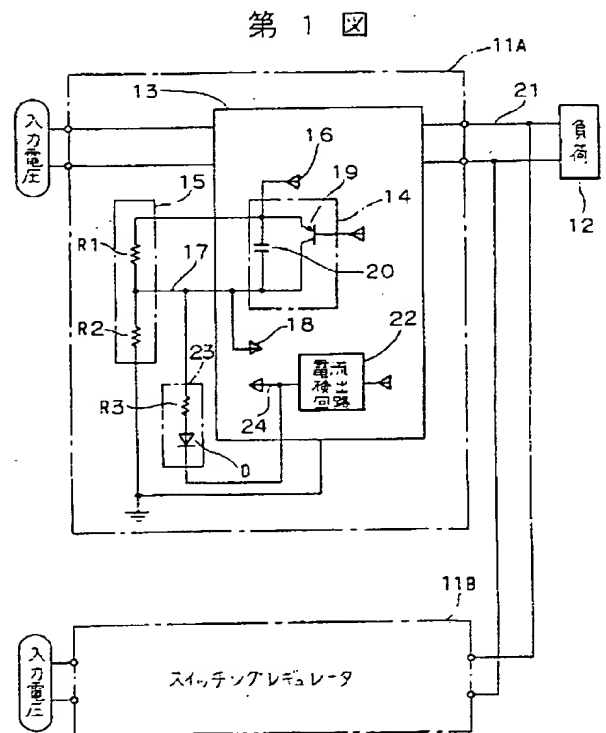
第1図は本発明の一実施例を示すブロック図、

第2図は本発明の動作を示す特性図、第3図は従来例を示すブロック図、第4図は従来例の動作を示す特性図である。

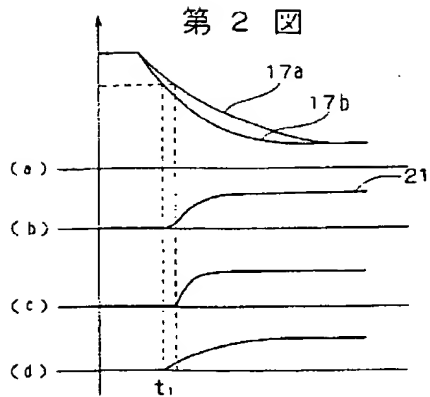
- 11 …… スwitchングレギュレータ、
- 12 …… 負荷、13 …… 安定化制御回路、
- 14 …… スロースタート回路、
- 15 …… 分圧回路、16 …… 基準電圧、
- 17 …… 分岐点出力電圧、18 …… 制御電圧、
- 19 …… トランジスタ、20 …… コンデンサ、
- 21 …… 出力電圧、22 …… 電流検出回路、
- 23 …… 電流補正回路、24 …… 補正用電圧。

出 願 人      日本電気株式会社  
                 茨城日本電気株式会社

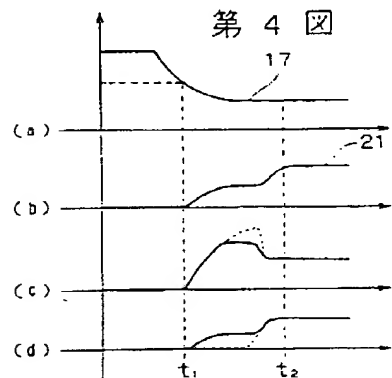
代 理 人      弁理士 山内梅雄



第2図



第4図



第3図

